

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:

Makoto ONOZAWA, et al.

Application No.:

Group Art Unit:

Filed: October 29, 2003

Examiner:

For: PLASMA DISPLAY APPARATUS WITH REDUCED VOLTAGE VARIATION

**SUBMISSION OF CERTIFIED COPY OF PRIOR FOREIGN
APPLICATION IN ACCORDANCE
WITH THE REQUIREMENTS OF 37 C.F.R. § 1.55**

Commissioner for Patents
PO Box 1450
Alexandria, VA 22313-1450

Sir:

In accordance with the provisions of 37 C.F.R. § 1.55, the applicant(s) submit(s)
herewith a certified copy of the following foreign application:

Japanese Patent Application No(s). 2002-351170

Filed: December 3, 2002

It is respectfully requested that the applicant(s) be given the benefit of the foreign filing
date(s) as evidenced by the certified papers attached hereto, in accordance with the
requirements of 35 U.S.C. § 119.

Respectfully submitted,

STAAS & HALSEY LLP

Date: October 29, 2003

By: 

H. J. Staas
Registration No. 22,010

1201 New York Ave, N.W., Suite 700
Washington, D.C. 20005
Telephone: (202) 434-1500
Facsimile: (202) 434-1501

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年12月 3日

出 願 番 号

Application Number:

特願2002-351170

[ST.10/C]:

[JP2002-351170]

出 願 人

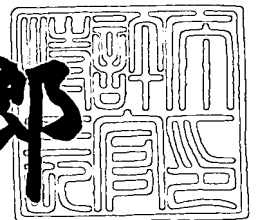
Applicant(s):

富士通日立プラズマディスプレイ株式会社

2003年 6月30日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3051661

【書類名】 特許願

【整理番号】 0200157

【提出日】 平成14年12月 3日

【あて先】 特許庁長官 太田 信一郎 殿

【国際特許分類】 G09G 3/28

【発明の名称】 プラズマディスプレイ装置

【請求項の数】 10

【発明者】

【住所又は居所】 神奈川県川崎市高津区坂戸3丁目2番1号 富士通日立
プラズマディスプレイ株式会社内

【氏名】 小野澤 誠

【発明者】

【住所又は居所】 神奈川県川崎市高津区坂戸3丁目2番1号 富士通日立
プラズマディスプレイ株式会社内

【氏名】 小泉 治男

【特許出願人】

【識別番号】 599132708

【氏名又は名称】 富士通日立プラズマディスプレイ株式会社

【代理人】

【識別番号】 100070150

【住所又は居所】 東京都渋谷区恵比寿4丁目20番3号 恵比寿ガーデン
プレイスタワー32階

【弁理士】

【氏名又は名称】 伊東 忠彦

【電話番号】 03-5424-2511

【手数料の表示】

【予納台帳番号】 002989

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0018503

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 プラズマディスプレイ装置

【特許請求の範囲】

【請求項 1】 放電を行うための複数の電極と、該複数の電極を駆動するための駆動回路とを備えたプラズマディスプレイ装置であって、
該駆動回路は、

基板上に設けられた第 1 及び第 2 の出力回路と、

該基板に設けられた該複数の電極に接続されるコネクタと、

該基板上に設けられ、該第 1 及び第 2 の出力回路と該コネクタとを電氣的に接続する導体板とを有し、

該導体板は、該第 1 の出力回路に接続された第 1 の領域と、該第 2 の出力回路に接続された第 2 の領域とを含み、該第 1 及び第 2 の領域は、実質的に線対称であることを特徴とするプラズマディスプレイ装置。

【請求項 2】 該第 1 及び第 2 の出力回路は、該導体板の線対称の中心となる線に対して、実質的に互いに線対称に配置されてなることを特徴とする請求項 1 記載のプラズマディスプレイ装置。

【請求項 3】 該複数の電極と接続されるコネクタは、該導体板の線対称の中心となる線に対して、実質的に互いに線対称に配置されてなることを特徴とする請求項 1 記載のプラズマディスプレイ装置。

【請求項 4】 該導体板は、該導体板を貫通するよう設けられたスリットを含むことを特徴とする請求項 1 記載のプラズマディスプレイ装置。

【請求項 5】 該第 1 及び第 2 の出力回路は、該複数の電極に供給した電力を回収及び再利用するための電力回収回路をそれぞれ含み、

該電力回収回路は、回収した電力を蓄積するための電力回収コンデンサと、該電力回収コンデンサと該導体板との間に接続される電力回収コイルとを含み、

該第 1 の出力回路における該電力回収コンデンサ及び該電力回収コイルと、該第 2 の出力回路における該電力回収コンデンサ及び該電力回収コイルとは、該導体板の線対称の中心となる線に対して、実質的に互いに線対称に設けられてなることを特徴とする請求項 1 記載のプラズマディスプレイ装置。

【請求項 6】該複数の電極は、複数の第 1 の電極と、該第 1 の電極に略並行に配置され、該第 1 の電極との間に放電を発生させる複数の第 2 の電極とを含み、

該駆動回路は、該複数の第 1 及び第 2 の電極のうちいずれか一方に放電電圧を印加することを特徴とする請求項 1 乃至請求項 5 のいずれかに記載のプラズマディスプレイ装置。

【請求項 7】該導体板の第 1 及び第 2 の領域は、該基板の第 1 の表面上に一枚の金属プレートとして一体形成されていることを特徴とする付記 6 記載のプラズマディスプレイ装置。

【請求項 8】該複数の電極は、複数の第 1 の電極と、該第 1 の電極に略並行に配置され該第 1 の電極との間に放電を発生させる複数の第 2 の電極とを含み、

該駆動回路は、該複数の第 1 及び第 2 の電極のうちいずれか一方に放電電圧を印加するものであって、

該駆動回路における該第 1 の出力回路は、該複数の第 1 の電極の奇数番目の電極に放電電圧を印加し、該駆動回路における該第 2 の出力回路は、該複数の第 1 の電極の偶数番目の電極に放電電圧を印加することを特徴とする請求項 1 乃至請求項 5 のいずれかに記載のプラズマディスプレイ装置。

【請求項 9】該導体板の第 1 の領域は該基板の第 1 の表面上に形成され、該導体板の第 2 の領域は該基板の第 2 の表面上に形成されていることを特徴とする請求項 8 記載のプラズマディスプレイ装置。

【請求項 10】複数の第 1 の電極と、該第 1 の電極に略並行に配置された複数の第 2 の電極と、該複数の第 1 の電極に放電電圧を印加する第 1 の駆動回路と、該複数の第 2 の電極に放電電圧を印加する第 2 の駆動回路とを含み、該第 1 及び第 2 の電極間にてサステイン放電を行うプラズマディスプレイ装置であって、該第 1 及び第 2 の駆動回路の各々は、

基板上に設けられた出力回路と、

該基板に設けられ、該第 1 又は第 2 の電極と接続されるコネクタと、

該基板上に設けられ、該出力回路と該コネクタとを電氣的に接続する導体板とを有し、

複数の該第 1 及び第 2 の電極間にサステイン放電電流が流れた際の、該複数の

第 1 及び第 2 の電極間における電圧変動の最大値と最小値の差が 5 ボルト以下であることを特徴とするプラズマディスプレイ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、一般にディスプレイ装置に関し、詳しくは電極間の放電により画像を表示するプラズマディスプレイ装置に関する。

【従来の技術】

プラズマディスプレイパネルは、電極が形成された 2 枚のガラス基板に挟まれた 100 ミクロン程度の空間に放電用のガスを満たし、電極間に放電開始以上の電圧を印加することで放電を発生させ、放電によって発生した紫外線により基板上に形成された蛍光体を励起発光させ表示を行う素子である。

【0002】

図 1 は、プラズマディスプレイの表示パネルの概略的構成を示す図である。

【0003】

表示パネル 10 には、平行に配置された X 電極 11 および Y 電極 12 が形成され、それらに直交するようにアドレス電極 13 が形成されている。X 電極 11 と Y 電極 12 とは、主に表示発光を行うための維持放電を実施する電極である。この X 電極 11 と Y 電極 12 との間に、繰り返し電圧パルスを印加することで維持放電を行う。さらに、Y 電極 12 は表示データを書き込む際の走査用電極としても機能する。一方、アドレス電極 13 は発光させる放電セル 15 を選択するための電極であり、Y 電極 12 とアドレス電極 13 との間に、放電セルを選択するための書き込み放電を行う電圧を印加する。アドレス電極 13 同士の間には、放電セル 15 を仕切るための隔壁 14 が形成されている。

【0004】

プラズマディスプレイパネルの放電は、オンまたはオフの 2 値の状態しかとれないために、発光の回数で明るさの濃淡つまり階調を表現している。そのために、フレームを複数の例えば 10 個のサブフィールドに分割する。各サブフィールドはリセット期間、アドレス期間、維持放電期間（サステイン期間）により構成

される。リセット期間においては、前のサブフィールドでの点灯状態に関わらず全てのセルを初期状態、例えば壁電荷を消去した状態にするための操作が実行される。アドレス期間においては、表示データに応じてセルのオンやオフの状態を決めるために、選択的な放電（アドレス放電）が行われ、セルをオン状態とする壁電荷が選択的に形成される。維持放電期間においては、アドレス放電により壁電荷が形成されたセルで放電を繰り返し、所定の光を出す。維持放電期間の長さつまり発光回数は、それぞれのサブフィールドで異なっている。例えば、第1サブフィールドから第10サブフィールドの発光回数の比率を、1 : 2 : 4 : 8 : ~ : 5 1 2 とし、表示するセルの輝度に応じてサブフィールドを選択して放電させる事で、任意の階調表示が行える。

【 0 0 0 5 】

図2は、図1とは異なる構成の表示パネル部を説明するための図である。

【 0 0 0 6 】

図2の表示パネル部10Aにおいては、アドレス電極13Aに交差するように、表示電極であるX電極11AとY電極12Aを交互に等間隔で配置し、全ての電極の隙間を表示ライン（L1、L2、...）として活用する方式であり、A L I S方式（Alternate Lighting of Surfaces）と呼ばれる（特許文献1）。全ての電極の隙間を表示ラインとして活用するため、電極数は図1に示す構造の約半分で済み、低コスト化、高精細化に有利な方式である。

【 0 0 0 7 】

A L I S方式では、全ての電極の隙間が表示ラインとなるため、全ての表示ラインを同時に点灯させる事は出来ない。よって、奇数ライン（L1、L3、...）と偶数ライン（L2、L4、...）の点灯を時間的に分離して発光表示を行う。A L I S方式においては、1フレームは2つのフィールドに分割され、さらに各フィールドは複数のサブフィールドから構成される。第1フィールドでは奇数ラインの表示を行い、第2フィールドでは偶数ラインの表示を実施する。

【 0 0 0 8 】

図3は、プラズマディスプレイ装置の構成を示す図である。

【 0 0 0 9 】

図 3 のプラズマディスプレイ装置は、プラズマディスプレイパネル 2 0、Y 電極駆動回路 2 1、X 電極駆動回路 2 2、アドレス電極駆動回路 2 3、識別回路 2 4、メモリ 2 5、制御回路 2 6、及び走査回路 2 7 を含む。

【 0 0 1 0 】

識別回路 2 4 には、垂直同期信号 V_{sync} 、水平同期信号 H_{sync} 、クロック信号 $Clock$ 、及びデータ信号として各々 8 ビットの RGB 信号が供給される。識別回路 2 4 は、垂直同期信号 V_{sync} に基づいて、メモリ 2 5 に RGB データを表示データとして書き込む。制御回路 2 6 は、Y 電極駆動回路 2 1、X 電極駆動回路 2 2、アドレス電極駆動回路 2 3、及び走査回路 2 7 を制御して、メモリ 2 5 に格納された表示データをプラズマディスプレイパネル 2 0 に表示する。この際、走査回路 2 7 が Y 電極 Y_1 乃至 Y_n を走査し、アドレス電極駆動回路 2 3 がアドレス電極 A_1 乃至 A_n を駆動することで、データをプラズマディスプレイパネル 2 0 に書き込むための書込み放電が行われる。また Y 電極駆動回路 2 1 及び X 電極駆動回路 2 2 によって、データが書き込まれた表示セルにおいて、Y 電極 Y_1 乃至 Y_n 及び X 電極 X_1 乃至 X_n の間に維持放電が生成される。

【 0 0 1 1 】

図 3 に示される従来の構成では、Y 電極駆動回路 2 1 から走査回路 2 7 に延びて Y 電極 Y_1 乃至 Y_n に繋がる線 y_1 乃至 y_n は、Y 電極駆動回路 2 1 と走査回路 2 7 との間で異なる配線経路をとおり異なる配線長を有する。また同様に、X 電極駆動回路 2 2 からプラズマディスプレイパネル 2 0 に延びる X 電極 X_1 乃至 X_n は、異なる配線経路をとおり異なる配線長を有する。例えば図 3 の例では、長い配線長を有する線 y_1 及びそれに接続される Y 電極 Y_1 は、比較的短い配線長を有する線 y_3 及びそれに接続される Y 電極 Y_3 と比べると、配線抵抗及び配線インダクタンスが大きい。同様に、長い配線長を有する X 電極 X_1 は、比較的短い配線長を有する X 電極 X_3 と比べると、配線抵抗及び配線インダクタンスが大きい。特に配線インダクタンスの影響が大きく、Y 電極 Y_1 乃至 Y_n 及び X 電極 X_1 乃至 X_n の間で放電を発生させる際に各配線・電極に電流が流れると、配線・電極に沿った電圧降下が生じてしまう。こうして生じる電圧降下は、各

配線・電極によって異なったものとなる。

【 0 0 1 2 】

この電圧降下の結果、電圧降下の大きな電極においてプラズマディスプレイパネルの放電電圧に十分なマージンを確保できなくなると、放電セルを点灯させるために必要な電圧が供給できなくなる場合がある。このような場合、画面のちらつき等が生じて、表示画質が劣化してしまう。

【 0 0 1 3 】

上記動作マージンの低下を改善するために、配線に重なるように導電板層を配置して電圧変動バランスユニットを構成し、配線に流れる電流に応じて導電板層に生じる渦電流によって電圧降下のばらつきを低減する方法がある（特許文献 2）。この方法を用いることにより、各配線長に応じて生じる電圧降下のばらつきを抑え、動作マージンの拡大をはかることができる。

【 0 0 1 4 】

【特許文献 1】

特許第 2 8 0 1 8 9 3 号公報

【 0 0 1 5 】

【特許文献 2】

特開 2 0 0 2 - 1 9 6 7 1 9 号公報

【発明が解決しようとする課題】

図 4 に、従来の X 電極駆動回路（又は Y 電極駆動回路）をプリント基板に実装した場合の構成を示す。

【 0 0 1 6 】

図 4 の構成は、プリント基板 3 0、サステイン出力パターン 3 1、サステイン電源用コンデンサ 3 2 A 及び 3 2 B、サステイン回路 3 3 A 及び 3 3 B、電力回収コンデンサ 3 4 A 及び 3 4 B、電力回収コイル 3 5 A 及び 3 5 B、グランド用ネジ 3 6 A 及び 3 6 B、及びコネクタ 3 7 A 及び 3 7 B を含む。サステイン回路 3 3 A には、サステイン電源用コンデンサ 3 2 A、電力回収コンデンサ 3 4 A、及び電力回収コイル 3 5 A と接続するためのサステイン電源端子 4 1 A、サステイン出力パターン 3 1 と接続するためのサステイン出力端子 4 2 A、グランド用

ネジ36Aと接続するためのサステインランド端子43Aが設けられる。同様に、サステイン回路33Bには、サステイン電源用コンデンサ32B、電力回収コンデンサ34B、及び電力回収コイル35Bと接続するためのサステイン電源端子41B、サステイン出力パターン31と接続するためのサステイン出力端子42B、グランド用ネジ36Bと接続するためのサステインランド端子43Bが設けられる。

【0017】

サステイン出力パターン31は一枚の金属プレートであり、サステイン回路33A及び33Bから出力されるサステイン放電電流（維持放電期間にX電極及びY電極に流れる電流）を、コネクタ37A及び37Bに供給する導体として機能する。

【0018】

図4に示したX電極駆動回路（又はY電極駆動回路）においては、図3のX電極X1乃至Xn（又は図3のY電極Y1乃至Yn）へ供給するサステイン放電電流を十分に確保するために、サステイン回路33A及び33Bを並列に設け、サステイン出力パターン31に共通に接続している。この2つのサステイン回路33A及び33Bは、一点鎖線で示したプリント基板の中心線の上側と下側とで、回路部品を平行移動した形となっている。

【0019】

このような回路部品の配置とすることにより、並列接続する2つのサステイン回路33A及び33Bの部品配置と配線パターンとを上下で略同一とすることができ、設計を簡略化できるメリットがある。また、サステイン回路33A及び33BにハイブリッドICやパワーモジュールを用いる場合、2つのサステイン回路を共通化することができ、使用部品数を低減できる。

【0020】

しかしながら図4に示したプリント基板の構成を用いた場合、サステイン出力端子42A及び42Bからコネクタ37A及び37Bまでの電流経路長がコネクタ内の各端子ごとに異なる。従って各端子によって配線抵抗及び配線インダクタンスが異なることになり、サステイン放電電流が流れた場合の各端子における電

圧変動が各端子位置によって異なってしまう。この結果、プラズマディスプレイ装置におけるサステイン電圧の動作マージンが低下するという問題が発生する。

【 0 0 2 1 】

前述の特許文献 2 に示される電圧変動バランスユニットを用いることで、上記動作マージン低下の問題に対応することが考えられる。しかし具体的なプリント基板の構成に関して、従来技術においては何ら考慮されていなかった。

【 0 0 2 2 】

以上を鑑みて、本発明は、プリント基板上での電流経路長の違いに応じて生じる電圧降下のばらつきを改善したプラズマディスプレイ装置を提供することを目的とする。

【課題を解決するための手段】

本発明によるプラズマディスプレイ装置は、放電を行うための複数の電極と、該複数の電極を駆動するための駆動回路とを備え、該駆動回路は、基板上に設けられた第 1 及び第 2 の出力回路と、該基板に設けられた該複数の電極に接続されるコネクタと、該基板上に設けられ、該第 1 及び第 2 の出力回路と該コネクタとを電氣的に接続する導体板とを有し、該導体板は、該第 1 の出力回路に接続された第 1 の領域と、該第 2 の出力回路に接続された第 2 の領域とを含み、該第 1 及び第 2 の領域は、実質的に線対称であることを特徴とする。

【 0 0 2 3 】

上記プラズマディスプレイ装置においては、出力回路とコネクタとを電氣的に接続する導体板を線対称の構成としたことにより、出力回路を並列に設けた場合に各出力回路からコネクタまでの距離のバラツキが低減され、電圧変動が抑制される。

【発明の実施の形態】

以下に、添付の図面を用いて本発明の実施例を詳細に説明する。

【 0 0 2 4 】

図 5 は、本発明の X 電極駆動回路（又は Y 電極駆動回路）の構成の一例を示す図である。図 5 に示した X 電極駆動回路（又は Y 電極駆動回路）は、図 1 に示したプラズマディスプレイパネルを駆動する回路であり、X 電極（又は Y 電極）の

全電極に共通のサステインパルスを供給する。

【 0 0 2 5 】

図 5 の X 電極駆動回路（又は Y 電極駆動回路）は、プリント基板 5 0、サステイン出力パターン 5 1、サステイン電源用コンデンサ 5 2 A 及び 5 2 B、サステイン回路 5 3 A 及び 5 3 B、電力回収コンデンサ 5 4 A 及び 5 4 B、電力回収コイル 5 5 A 及び 5 5 B、グランド用ネジ 5 6 A 乃至 5 6 C、コネクタ 5 7 A 及び 5 7 B、及び渦電流層 5 8 A 及び 5 8 B を含む。サステイン回路 5 3 A には、サステイン電源用コンデンサ 5 2 A、電力回収コンデンサ 5 4 A、及び電力回収コイル 5 5 A と接続するためのサステイン電源端子 6 1 A、サステイン出力パターン 5 1 と接続するためのサステイン出力端子 6 2 A、グランド用ネジ 5 6 A 乃至 5 6 C と接続するためのサステイングランド端子 6 3 A が設けられる。同様に、サステイン回路 5 3 B には、サステイン電源用コンデンサ 5 2 B、電力回収コンデンサ 5 4 B、及び電力回収コイル 5 5 B と接続するためのサステイン電源端子 6 1 B、サステイン出力パターン 5 1 と接続するためのサステイン出力端子 6 2 B、グランド用ネジ 5 6 A 乃至 5 6 C と接続するためのサステイングランド端子 6 3 B が設けられる。

【 0 0 2 6 】

サステイン出力パターン 5 1 は一枚の金属プレートであり、サステイン回路 5 3 A 及び 5 3 B から出力されるサステイン放電電流（維持放電期間に X 電極及び Y 電極に流れる電流）を、コネクタ 5 7 A 及び 5 7 B に供給する導体として機能する。

【 0 0 2 7 】

図 5 に示した X 電極駆動回路（又は Y 電極駆動回路）においては、プラズマディスプレイパネルへ供給するサステイン放電電流を十分に確保するために、サステイン回路 5 3 A 及び 5 3 B を並列に設け、サステイン出力パターン 5 1 に共通に接続している。

【 0 0 2 8 】

図 5 に示した本発明による構成において、サステイン出力パターン 5 1 は、一点鎖線で示した中心線の上側と下側とで、中心線に対して線対称な形状となるよ

うに設計されている。この結果、サステイン回路 5 3 A のサステイン出力端子 6 2 A からコネクタ 5 7 A までの配線長と、サステイン回路 5 3 B のサステイン出力端子 6 2 B からコネクタ 5 7 B までの配線長とを、線対称に設計することができる。

【 0 0 2 9 】

サステイン出力パターン 5 1 の上側部には、サステイン出力パターン 5 1 を形成したプリント基板上の配線層と隣接した別の層に渦電流層 5 8 A を設けている。渦電流層 5 8 A は、如何なる電位にも接続されていないフローティング状態であるか、1 点のみにおいて所定の直流電位に接続されている状態にある。この渦電流層 5 8 A には、サステイン出力パターン 5 1 に流れるサステイン放電電流と反対方向に渦電流が流れ、サステイン出力パターン 5 1 により生じるインダクタンスを抑制する機能を有する。

【 0 0 3 0 】

この渦電流層 5 8 A の働きにより、サステイン出力端子 6 2 A から遠い位置にあるコネクタ 5 7 A の端子について、配線インダクタンスの影響で生じる電圧降下を低減することができる。

【 0 0 3 1 】

また同様に、サステイン出力パターン 5 1 の下側部には、サステイン出力パターン 5 1 を形成したプリント基板上の配線層と隣接した別の層に渦電流層 5 8 B を設けている。この渦電流層 5 8 B の働きにより、サステイン出力端子 6 2 B から遠い位置にあるコネクタ 5 7 B の端子について、配線インダクタンスの影響で生じる電圧降下を低減することができる。

【 0 0 3 2 】

またサステイン出力パターン 5 1 の中央部付近には、インダクタンス調整スリット 6 4 を設けてある。サステイン出力パターン 5 1 の中央部付近では、サステイン出力端子 6 2 A 及び 6 2 B からコネクタ 5 7 A 及び 5 7 B の各端子までの距離が比較的短い。この中央部付近にインダクタンス調整スリット 6 4 を設けることにより、サステイン放電電流はインダクタンス調整スリット 6 4 の周囲を迂回して流れる。これにより、サステイン出力端子 6 2 A 及び 6 2 B からコネクタ 5

7 A 及び 5 7 B までのサステイン放電電流経路が長くなり、サステイン出力パターン 5 1 により生じるインダクタンスが増加する。即ち、サステイン出力端子 6 2 A 及び 6 4 B から近い位置にあるコネクタ 5 7 A 及び 5 7 B の各端子について、配線インダクタンスの影響で生じる電圧降下が増大することになる。

【 0 0 3 3 】

従って、渦電流層 5 8 A 及び 5 8 B とインダクタンス調整スリット 6 4 の働きにより、コネクタ 5 7 A 及び 5 7 B の全端子について、サステイン出力パターン 5 1 の配線インダクタンスにより生じる電圧降下を均一になる方向に調整することが可能となる。即ち、各端子における電圧変動のバラツキ幅を抑えることができる。なお渦電流層 5 8 A 及び 5 8 B 或いはインダクタンス調整スリット 6 4 の何れか一方を用いることによっても同様の効果が得られる。

【 0 0 3 4 】

図 5 に示した構成では更に、サステイン電源端子 6 1 A 及び 6 1 B、サステイン出力端子 6 2 A 及び 6 2 B、及びサステイングランド端子 6 3 A 及び 6 3 B を中心線に対して線対称になるように配置すると共に、サステイン電源用コンデンサ 5 2 A 及び 5 2 B、グランド用ネジ 5 6 A 乃至 5 6 C、電力回収コンデンサ 5 4 A 及び 5 4 B、及び電力回収コイル 5 5 A 及び 5 5 B 等の部品を、中心線に対して線対称になるように配置している。これにより、コネクタ 5 7 A 及び 5 7 B に発生する電圧変動のバラツキを抑える効果が得られる。

【 0 0 3 5 】

具体的には、電力回収回路は、回収した電力を蓄積するための電力回収コンデンサと、該電力回収コンデンサと該導体板との間に接続される電力回収コイルとを含み、サステイン回路 5 3 A の電力回収コンデンサ 5 4 A 及び電力回収コイル 5 5 A と、サステイン回路 5 3 B の電力回収コンデンサ 5 4 B 及び電力回収コイル 5 5 B とは、導体板の線対称の中心となる線に対して、実質的に互いに線対称に設けられている。

【 0 0 3 6 】

図 6 は、サステイン出力部の動作における電圧・電流波形を示す図である。（a）はサステイン電圧の時間変化を示し、（b）はサステイン電流の時間変化を

示す。(a)において、 V_s は、維持放電期間のサステイン電圧であり、 ΔV_s は、放電が起こりサステイン放電電流が流れた際に起こる電圧変動である。(a)に示すサステイン電圧が変化するタイミングで、(b)に示されるようにサステイン電流が流れることになる。

【0037】

図7は、図4に示した従来のX電極駆動回路(又はY電極駆動回路)を用いた場合の電圧変動 ΔV_s と図5に示した本発明のX電極駆動回路(又はY電極駆動回路)を用いた場合の電圧変動 ΔV_s とを示す図である。

【0038】

図7において、従来の電圧変動 ΔV_s の最大値を $\Delta V_{s\max A}$ 、最小値を $\Delta V_{s\min A}$ 、最大値と最小値との差を $|\Delta V_s|_A$ とし、本発明の電圧変動 ΔV_s の最大値を $\Delta V_{s\max B}$ 、最小値を $\Delta V_{s\min B}$ 、最大値と最小値との差を $|\Delta V_s|_B$ として示す。例えば32型プラズマディスプレイパネルを用いた場合、全画面白表示の際の電圧変動 ΔV_s を測定すると、従来回路における電圧変動 ΔV_s の最大値と最小値との差 $|\Delta V_s|_A$ は7.3Vであるのに対し、本発明における電圧変動 ΔV_s の最大値と最小値との差 $|\Delta V_s|_B$ は2.7Vに低減できる。

【0039】

図8は、本発明の構成を用いた32型プラズマディスプレイパネルのサステイン電圧の動作マージンを示す図である。

【0040】

図8において、縦軸はサステイン電圧の動作マージン(V_s マージン)を示し、横軸はサステイン放電時の電圧変動 ΔV_s の最大値と最小値との差 $|\Delta V_s|$ を示す。ここで V_s マージンとは、プラズマディスプレイパネルが正常にサステイン放電することが可能なサステイン電圧の最大値 $V_{s\max}$ と最小値 $V_{s\min}$ の差分である。サステイン電圧 V_s が、正常にサステイン放電可能なサステイン電圧の最大値 $V_{s\max}$ と最小値 $V_{s\min}$ との間にあれば、正常なサステイン放電を行うことが可能である。この範囲より高い電圧又は低い電圧の場合には正常なサステイン放電ができずに、画面のちらつき等の画質劣化につながる。

【 0 0 4 1 】

プラズマディスプレイパネルの製造バラツキが存在する場合であっても、正常にサステイン放電可能な範囲に対して余裕のある中間電位付近にサステイン電圧 V_s を設定すれば、安定して動作可能なプラズマディスプレイパネルを提供することができる。従って、プラズマディスプレイパネルの個々の製品毎に定まる $V_{s\max}$ と $V_{s\min}$ とがばらついても、 V_s マージンが広い場合には、正常表示を行える動作範囲が広く、プラズマディスプレイパネルの製造歩留り率を向上させることができる。

【 0 0 4 2 】

図 8 の横軸に示されるように、32 型プラズマディスプレイパネルに従来のプリント基板の構成を用いた場合、サステイン電圧の電圧変動 V_s の最大値と最小値との差 $|\Delta V_s|_A$ は 7.3 V である。また本発明のプリント基板の構成を用いた場合、サステイン電圧の電圧変動 V_s の最大値と最小値との差 $|\Delta V_s|_A$ は 2.7 V である。これに対応して、 V_s マージンの実測値は、図 8 の縦軸に示されるように本発明の構成の方が広いマージンとなる。具体的には、従来のプリント基板の構成を用いた場合の V_s マージン V_{MA} が 9.4 V であるのに対して、本発明のプリント基板の構成を用いた場合の V_s マージン V_{MB} は、12.8 V に拡大される（約 36 % の増加）。このように、従来の構成と比較して本発明による構成では、正常表示を行える動作範囲が広く、プラズマディスプレイパネルの製造歩留り率を向上させることができる。一般に、プリント基板の製造バラツキが存在する場合であっても、サステイン放電時の電圧変動 ΔV_s の最大値と最小値との差を約 5 V 以下にできれば、十分に安定した動作を実現することができる。本発明においては、上記説明した構成により、サステイン放電時の電極間における電圧変動の最大値と最小値の差を 5 ボルト以下とすることができる。

【 0 0 4 3 】

以下に、本発明のプリント基板の構成を、図 2 に示す ALIS 方式のプラズマディスプレイ装置に適用する場合について説明する。

【 0 0 4 4 】

図 9 は、ALIS 方式のプラズマディスプレイパネルを駆動するプラズマディ

スプレイ装置の構成例を示す図である。図 9 において、図 3 と同一の要素は同一の番号で参照され、その説明は省略される。

【 0 0 4 5 】

図 9 のプラズマディスプレイ装置は、プラズマディスプレイパネル 2 0、奇数 Y 電極駆動回路 7 1、偶数 Y 電極駆動回路 7 2、奇数 X 電極駆動回路 7 3、偶数 X 電極駆動回路 7 4、アドレス電極駆動回路 2 3、識別回路 2 4、メモリ 2 5、制御回路 2 6、及び走査回路 2 7 を含む。図 9 のプラズマディスプレイ装置においては、Y 電極及び X 電極各々に対する電極駆動回路が、奇数番目の電極を駆動する駆動回路と偶数番目の電極を駆動する駆動回路とに分かれていることを特徴とする。このような構成は、図 2 に示される A L I S 方式のプラズマディスプレイパネルを駆動するのに適している。

【 0 0 4 6 】

図 1 0 は、本発明の X 電極駆動回路（又は Y 電極駆動回路）の構成の一例を示す図である。図 1 0 に示した X 電極駆動回路（又は Y 電極駆動回路）は、図 9 の奇数 X 電極駆動回路 7 3 及び偶数 X 電極駆動回路 7 4（又は奇数 Y 電極駆動回路 7 1 及び偶数 Y 電極駆動回路 7 2）に対応し、X 電極（又は Y 電極）の全奇数電極に共通のサステインパルスを供給すると共に、X 電極（又は Y 電極）の全偶数電極に共通のサステインパルスを供給する。

【 0 0 4 7 】

図 1 0 は、X 電極駆動回路（又は Y 電極駆動回路）が搭載されるプリント基板を、部品が搭載される側の面から見た図である。また図 1 1 は、図 1 0 の X 電極駆動回路（又は Y 電極駆動回路）が搭載されるプリント基板を部品が搭載される側の面から見た透視図である。

【 0 0 4 8 】

図 1 0 及び図 1 1 の X 電極駆動回路（又は Y 電極駆動回路）は、プリント基板 1 5 0、サステイン出力パターン 1 5 1 A 及び 1 5 1 B、サステイン電源用コンデンサ 1 5 2 A 及び 1 5 2 B、サステイン回路 1 5 3 A 及び 1 5 3 B、電力回収コンデンサ 1 5 4 A 及び 1 5 4 B、電力回収コイル 1 5 5 A 及び 1 5 5 B、グラウンド用ネジ 1 5 6 A 乃至 1 5 6 C、コネクタ 1 5 7 A 1、1 5 7 A 2、1 5 7 B

1、及び157B2、及び渦電流層158A及び158Bを含む。サステイン回路153Aには、サステイン電源用コンデンサ152A、電力回収コンデンサ154A、及び電力回収コイル155Aと接続するためのサステイン電源端子161A、サステイン出力パターン151Aと接続するためのサステイン出力端子162A、グランド用ネジ156A乃至156Cと接続するためのサステイングラウンド端子163Aが設けられる。同様に、サステイン回路153Bには、サステイン電源用コンデンサ152B、電力回収コンデンサ154B、及び電力回収コイル155Bと接続するためのサステイン電源端子161B、サステイン出力パターン151Bと接続するためのサステイン出力端子162B、グランド用ネジ156A乃至156Cと接続するためのサステイングラウンド端子163Bが設けられる。

【0049】

サステイン出力パターン151Aは一枚の金属プレートであり、プリント基板150の部品搭載側の面に設けられる。サステイン出力パターン151Aは、サステイン回路153Aのサステイン出力端子162Aから出力されるサステイン放電電流（維持放電期間にX電極及びY電極に流れる電流）を、コネクタ157A1及び157A2に供給する導体として機能する。ここでコネクタ157A1及び157A2は、X電極（又はY電極）の奇数番目の電極に接続される端子 V_{o1} 乃至 V_{on} を有する。同様にサステイン出力パターン151Bは一枚の金属プレートであり、プリント基板150の半田面の側に設けられる。サステイン出力パターン151Bは、サステイン回路153Bのサステイン出力端子162Bから出力されるサステイン放電電流を、コネクタ157B1及び157B2に供給する導体として機能する。ここでコネクタ157B1及び157B2は、X電極（又はY電極）の偶数番目の電極に接続される端子 V_{e1} 乃至 V_{en} を有する。

【0050】

図10及び図11に示した本発明による構成において、サステイン出力パターン151Aとサステイン出力パターン151Bとは、一点鎖線で示した中心線の上側と下側とで、中心線に対して線対称な形状となるように設計されている。

【 0 0 5 1 】

サステイン出力パターン 1 5 1 A の上側部には、サステイン出力パターン 1 5 1 A を形成したプリント基板上の配線層と隣接した別の層に渦電流層 1 5 8 A を設けている。渦電流層 1 5 8 A は、如何なる電位にも接続されていないフローティング状態であるか、1 点のみにおいて所定の直流電位に接続されている状態にある。この渦電流層 1 5 8 A には、サステイン出力パターン 1 5 1 A に流れるサステイン放電電流と反対方向に渦電流が流れ、サステイン出力パターン 1 5 1 A により生じるインダクタンスを抑制する機能を有する。

【 0 0 5 2 】

この渦電流層 1 5 8 A の働きにより、サステイン出力端子 1 6 2 A から遠い位置にあるコネクタ 1 5 7 A 1 の端子について、配線インダクタンスの影響で生じる電圧降下を低減することができる。

【 0 0 5 3 】

また同様に、サステイン出力パターン 1 5 1 B の下側部には、サステイン出力パターン 1 5 1 B を形成したプリント基板上の配線層と隣接した別の層に渦電流層 1 5 8 B を設けている。この渦電流層 1 5 8 B の働きにより、サステイン出力端子 1 6 2 B から遠い位置にあるコネクタ 1 5 7 B 2 の端子について、配線インダクタンスの影響で生じる電圧降下を低減することができる。

【 0 0 5 4 】

またコネクタ 1 5 7 A 2 付近において、サステイン出力パターン 1 5 1 A にインダクタンス調整スリット 1 6 4 A を設けてある。この部位においては、サステイン出力端子 1 6 2 A からコネクタ 1 5 7 A 2 の各端子までの距離が比較的短い。インダクタンス調整スリット 1 6 4 A を設けることにより、サステイン放電電流はインダクタンス調整スリット 1 6 4 A の周囲を迂回して流れる。これにより、サステイン出力端子 1 6 2 A からコネクタ 1 5 7 A 2 までのサステイン放電電流経路が長くなり、サステイン出力パターン 1 5 1 A により生じるインダクタンスが増加する。即ち、サステイン出力端子 1 6 2 A から近い位置にあるコネクタ 1 5 7 A 2 の各端子について、配線インダクタンスの影響で生じる電圧降下が増大することになる。同様に、コネクタ 1 5 7 B 1 付近において、サステイン出力

パターン 1 5 1 B にインダクタンス調整スリット 1 6 4 B を設けてある。

【 0 0 5 5 】

従って、渦電流層 1 5 8 A とインダクタンス調整スリット 1 6 4 A との働きにより、コネクタ 1 5 7 A 1 及び 1 5 7 A 2 の全端子について、サステイン出力パターン 1 5 1 A の配線インダクタンスにより生じる電圧降下を均一になる方向に調整することが可能となる。また渦電流層 1 5 8 B とインダクタンス調整スリット 1 6 4 B との働きにより、コネクタ 1 5 7 B 1 及び 1 5 7 B 2 の全端子について、サステイン出力パターン 1 5 1 B の配線インダクタンスにより生じる電圧降下を均一になる方向に調整することが可能となる。

【 0 0 5 6 】

これにより、各端子における電圧変動のバラツキ幅を抑えることができる。なお渦電流層或いはインダクタンス調整スリットの何れか一方を用いることによっても同様の効果が得られる。

【 0 0 5 7 】

図 1 0 に示した構成では更に、サステイン電源端子 1 6 1 A 及び 1 6 1 B、サステイン出力端子 1 6 2 A 及び 1 6 2 B、及びサステイングランド端子 1 6 3 A 及び 1 6 3 B を中心線に対して線対称になるように配置すると共に、サステイン電源用コンデンサ 1 5 2 A 及び 1 5 2 B、グランド用ネジ 1 5 6 A 乃至 1 5 6 C、電力回収コンデンサ 1 5 4 A 及び 1 5 4 B、及び電力回収コイル 1 5 5 A 及び 1 5 5 B 等の部品を、中心線に対して線対称になるように配置している。これにより、コネクタに発生する電圧変動のバラツキを低減する効果、即ち、X 電極又は Y 電極に生じるサステイン放電時の電圧変動 ΔV_s のバラツキを低減する効果が得られる。

【 0 0 5 8 】

この結果、プラズマディスプレイ装置における動作マージンの拡大をはかることができる。

【 0 0 5 9 】

以上、本発明を実施例に基づいて説明したが、本発明は上記実施例に限定されるものではなく、特許請求の範囲に記載の範囲内で様々な変形が可能である。

【 0 0 6 0 】

なお本発明は以下の内容を含むものである。

(付記 1) 放電を行うための複数の電極と、該複数の電極を駆動するための駆動回路とを備えたプラズマディスプレイ装置であって、
該駆動回路は、

基板上に設けられた第 1 及び第 2 の出力回路と、

該基板に設けられた該複数の電極に接続されるコネクタと、

該基板上に設けられ、該第 1 及び第 2 の出力回路と該コネクタとを電氣的に接続する導体板とを有し、

該導体板は、該第 1 の出力回路に接続された第 1 の領域と、該第 2 の出力回路に接続された第 2 の領域とを含み、該第 1 及び第 2 の領域は、実質的に線対称であることを特徴とするプラズマディスプレイ装置。

(付記 2) 該第 1 及び第 2 の出力回路は、該導体板の線対称の中心となる線に対して、実質的に互いに線対称に配置されてなることを特徴とする付記 1 記載のプラズマディスプレイ装置。

(付記 3) 該複数の電極と接続されるコネクタは、該導体板の線対称の中心となる線に対して、実質的に互いに線対称に配置されてなることを特徴とする付記 1 記載のプラズマディスプレイ装置。

(付記 4) 該導体板に重なるように配置され、該導体板を流れる電流に応じて渦電流が生成される渦電流層を更に含むことを特徴とする付記 1 記載のプラズマディスプレイ装置。

(付記 5) 該渦電流層は、該導体板の線対称の中心となる線から離れた、該導体板の周縁部に配置されてなることを特徴とする付記 4 記載のプラズマディスプレイ装置。

(付記 6) 該導体板は、該導体板を貫通するよう設けられたスリットを含むことを特徴とする付記 1 記載のプラズマディスプレイ装置。

(付記 7) 該スリットは、該導体板の線対称の中心となる線の近傍に設けられ、該導体枝を流れる電流を該スリットの周りに迂回させることを特徴とする付記 6 記載のプラズマディスプレイ装置。

(付記8) 該第1及び第2の出力回路は、それぞれ該導体板における該第1及び第2の領域に接続される第1及び第2の出力端子を備え、該第1及び第2の出力端子は、該導体板の線対称の中心となる線の近傍に設けられることを特徴とする付記1記載のプラズマディスプレイ装置。

(付記9) 該第1及び第2の出力回路は、それぞれ第1及び第2のグランド端子を備え、該第1及び第2のグランド端子は、該導体板の線対称の中心となる線に対して、実質的に互いに線対称に配置されてなることを特徴とする付記1記載のプラズマディスプレイ装置。

(付記10) 該駆動回路は、該基板上に設けられ、該第1及び第2のグランド端子に接続されるグランド用ネジを備え、該グランド用ネジは、該導体板の線対称の中心となる線の近傍に設けられてなることを特徴とする付記1記載のプラズマディスプレイ装置。

(付記11) 該駆動回路は、該基板上に設けられ、該第1及び第2のグランド端子にそれぞれ接続される、第1及び第2のグランド用ネジを備え、該第1及び第2のグランド用ネジは、該導体板の線対称の中心となる線に対して、実質的に互いに線対称に設けられてなることを特徴とする付記1記載のプラズマディスプレイ装置。

(付記12) 該第1及び第2の出力回路は、該複数の電極に供給した電力を回収及び再利用するための電力回収回路をそれぞれ含み、

該電力回収回路は、回収した電力を蓄積するための電力回収コンデンサと、該電力回収コンデンサと該導体板との間に接続される電力回収コイルとを含み、

該第1の出力回路における該電力回収コンデンサ及び該電力回収コイルと、該第2の出力回路における該電力回収コンデンサ及び該電力回収コイルとは、該導体板の線対称の中心となる線に対して、実質的に互いに線対称に設けられてなることを特徴とする付記1記載のプラズマディスプレイ装置。

(付記13) 該複数の電極は、複数の第1の電極と、該第1の電極に略並行に配置され、該第1の電極との間に放電を発生させる複数の第2の電極とを含み、

該駆動回路は、該複数の第1及び第2の電極のうちいずれか一方に放電電圧を印加することを特徴とする付記1乃至付記12のいずれかに記載のプラズマディ

スプレイ装置。

(付記 14) 該導体板の第 1 及び第 2 の領域は、該基板の第 1 の表面上に一枚の金属プレートとして一体形成されていることを特徴とする付記 13 記載のプラズマディスプレイ装置。

(付記 15) 該複数の電極は、複数の第 1 の電極と、該第 1 の電極に略並行に配置され該第 1 の電極との間に放電を発生させる複数の第 2 の電極とを含み、

該駆動回路は、該複数の第 1 及び第 2 の電極のうちいずれか一方に放電電圧を印加するものであって、

該駆動回路における該第 1 の出力回路は、該複数の第 1 の電極の奇数番目の電極に放電電圧を印加し、該駆動回路における該第 2 の出力回路は、該複数の第 1 の電極の偶数番目の電極に放電電圧を印加することを特徴とする付記 1 乃至付記 12 のいずれかに記載のプラズマディスプレイ装置。

(付記 16) 該導体板の第 1 の領域は該基板の第 1 の表面上に形成され、該導体板の第 2 の領域は該基板の第 2 の表面上に形成されていることを特徴とする付記 15 記載のプラズマディスプレイ装置。

(付記 17) 複数の第 1 の電極と、該第 1 の電極に略並行に配置された複数の第 2 の電極と、該複数の第 1 の電極に放電電圧を印加する第 1 の駆動回路と、該複数の第 2 の電極に放電電圧を印加する第 2 の駆動回路とを含み、該第 1 及び第 2 の電極間にてサステイン放電を行うプラズマディスプレイ装置であって、
該第 1 及び第 2 の駆動回路の各々は、

基板上に設けられた出力回路と、

該基板に設けられ、該第 1 又は第 2 の電極と接続されるコネクタと、

該基板上に設けられ、該出力回路と該コネクタとを電氣的に接続する導体板とを有し、

複数の該第 1 及び第 2 の電極間にサステイン放電電流が流れた際の、該複数の第 1 及び第 2 の電極間における電圧変動の最大値と最小値の差が 5 ボルト以下であることを特徴とするプラズマディスプレイ装置。

【発明の効果】

以上説明したプラズマディスプレイ装置においては、出力回路とコネクタとを

電氣的に接続する導体板を線対称の構成としたことにより、出力回路を並列に設けた場合に各出力回路からコネクタまでの距離のバラツキが低減され、電圧変動が抑制される。

【 0 0 6 1 】

また渦電流層を設けたことにより、導体板に流れる放電電流と反対方向に渦電流が流れ、導体板により生じるインダクタンスを抑制する効果が得られる。従って、渦電流層を適切な位置に配置することにより、出力回路の出力端子の位置から遠い位置にあるコネクタの端子について、配線インダクタンスの影響で生じる電圧降下を低減することができる。

【 0 0 6 2 】

また導体板にスリットを設けたことにより、放電電流はスリットの周囲を迂回して流れ、放電電流経路が長くなることで導体板により生じるインダクタンスが増加する。従って、スリットを適切な位置に配置することにより、出力回路の出力端子の位置から近い位置にあるコネクタの端子について、配線インダクタンスの影響で生じる電圧降下を増大させ、全体の電圧降下のバランスを改善することができる。

【 0 0 6 3 】

これにより、プラズマディスプレイ装置における動作マージンの拡大をはかることができる。

【図面の簡単な説明】

【図 1】

プラズマディスプレイの表示パネルの概略的構成を示す図である。

【図 2】

図 1 とは異なる構成の表示パネル部を説明するための図である。

【図 3】

プラズマディスプレイ装置の構成を示す図である。

【図 4】

従来の X 電極駆動回路（又は Y 電極駆動回路）をプリント基板に実装した場合の構成を示す図である。

【図 5】

本発明の X 電極駆動回路（又は Y 電極駆動回路）の構成の一例を示す図である。

【図 6】

サステイン出力部の動作における電圧・電流波形を示す図である。

【図 7】

本発明の構成を用いた 3 2 型プラズマディスプレイパネルのサステイン電圧の動作マージンを示す図である。

【図 8】

A L I S 方式のプラズマディスプレイパネルを駆動するプラズマディスプレイ装置の構成例を示す図である。

【図 9】

本発明の X 電極駆動回路（又は Y 電極駆動回路）の構成の一例を示す図である。

【図 1 0】

X 電極駆動回路（又は Y 電極駆動回路）が搭載されるプリント基板を部品が搭載される側の面から見た図である。

【図 1 1】

図 1 0 の X 電極駆動回路（又は Y 電極駆動回路）が搭載されるプリント基板を部品が搭載される側の面から見た透視図である。

【符号の説明】

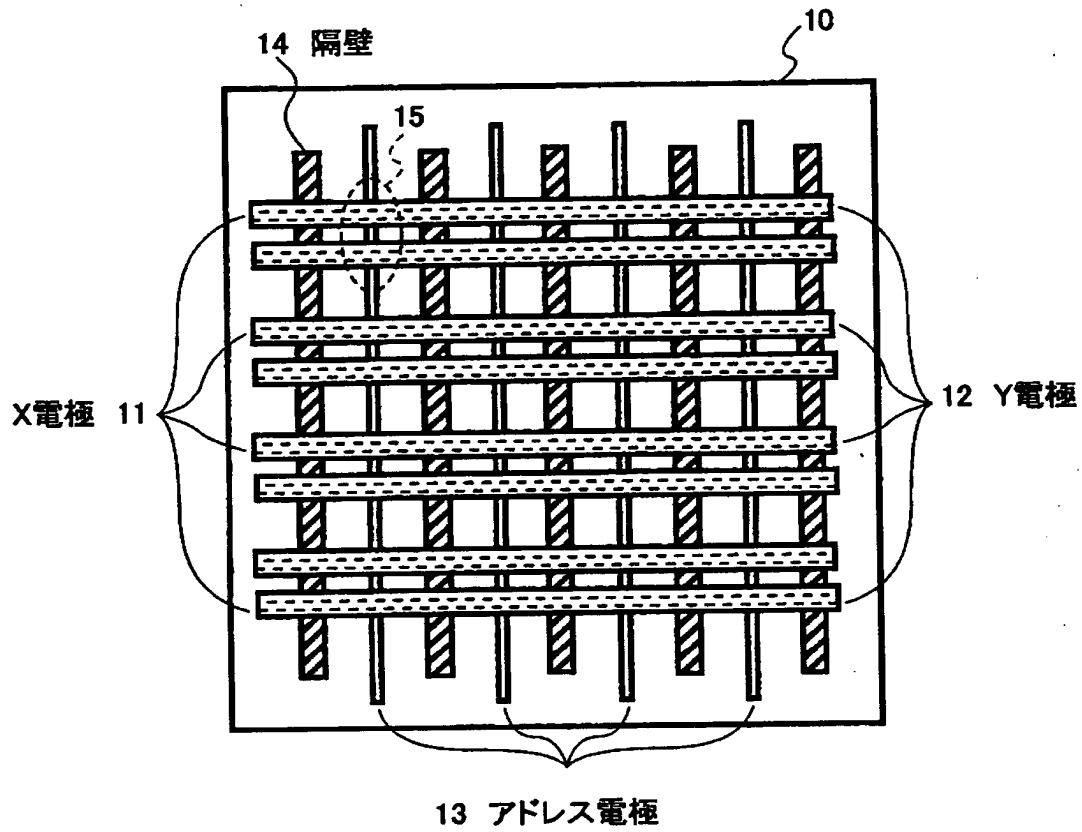
- 5 0 プリント基板
- 5 1 サステイン出力パターン
- 5 2 A、5 2 B サステイン電源用コンデンサ
- 5 3 A、5 3 B サステイン回路
- 5 4 A、5 4 B 電力回収コンデンサ
- 5 5 A、5 5 B 電力回収コイル
- 5 6 A、5 6 B、5 6 C グランド用ネジ
- 5 7 A、5 7 B コネクタ

- 5 8 A、5 8 B 渦電流層
- 6 1 A、6 1 B サステイン電源端子
- 6 2 A、6 2 B サステイン出力端子
- 6 3 A、6 3 B サステイングランド端子
- 6 4 インダクタンス調整スリット

【書類名】 図面

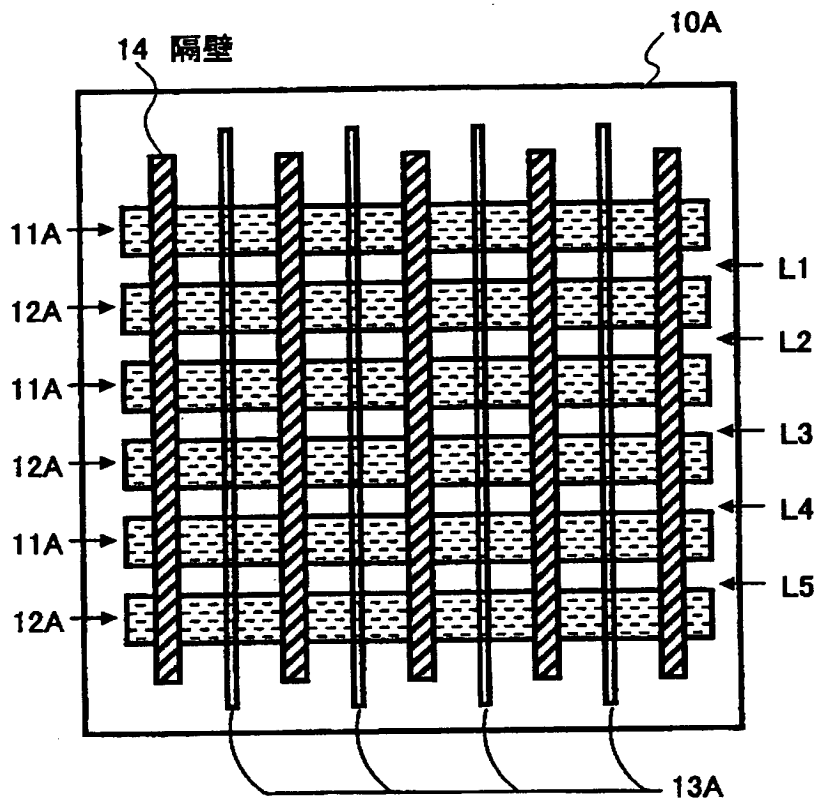
【図1】

プラズマディスプレイの表示パネルの概略的構成を示す図



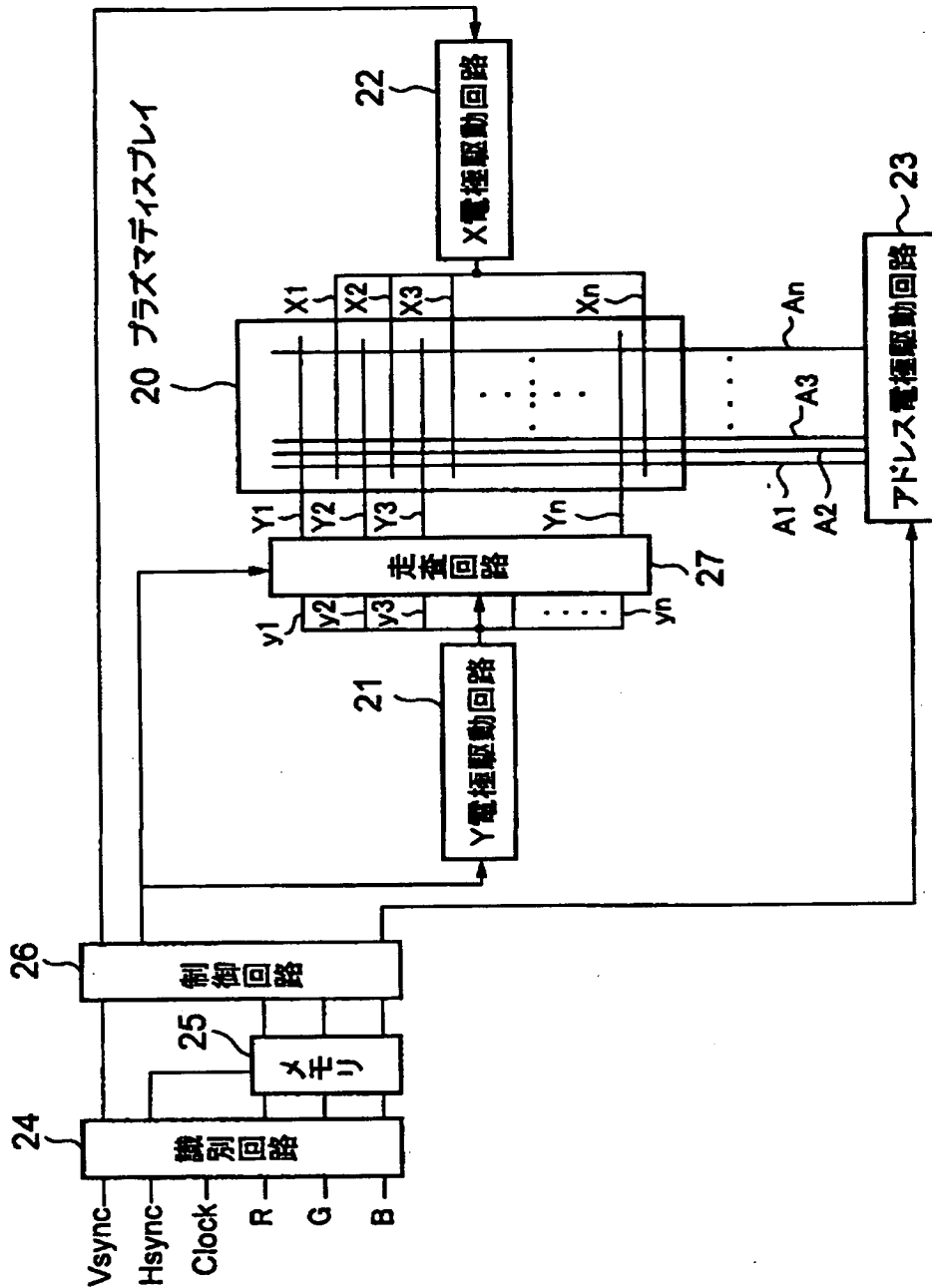
【図 2】

図1とは異なる構成の表示パネル部を説明するための図



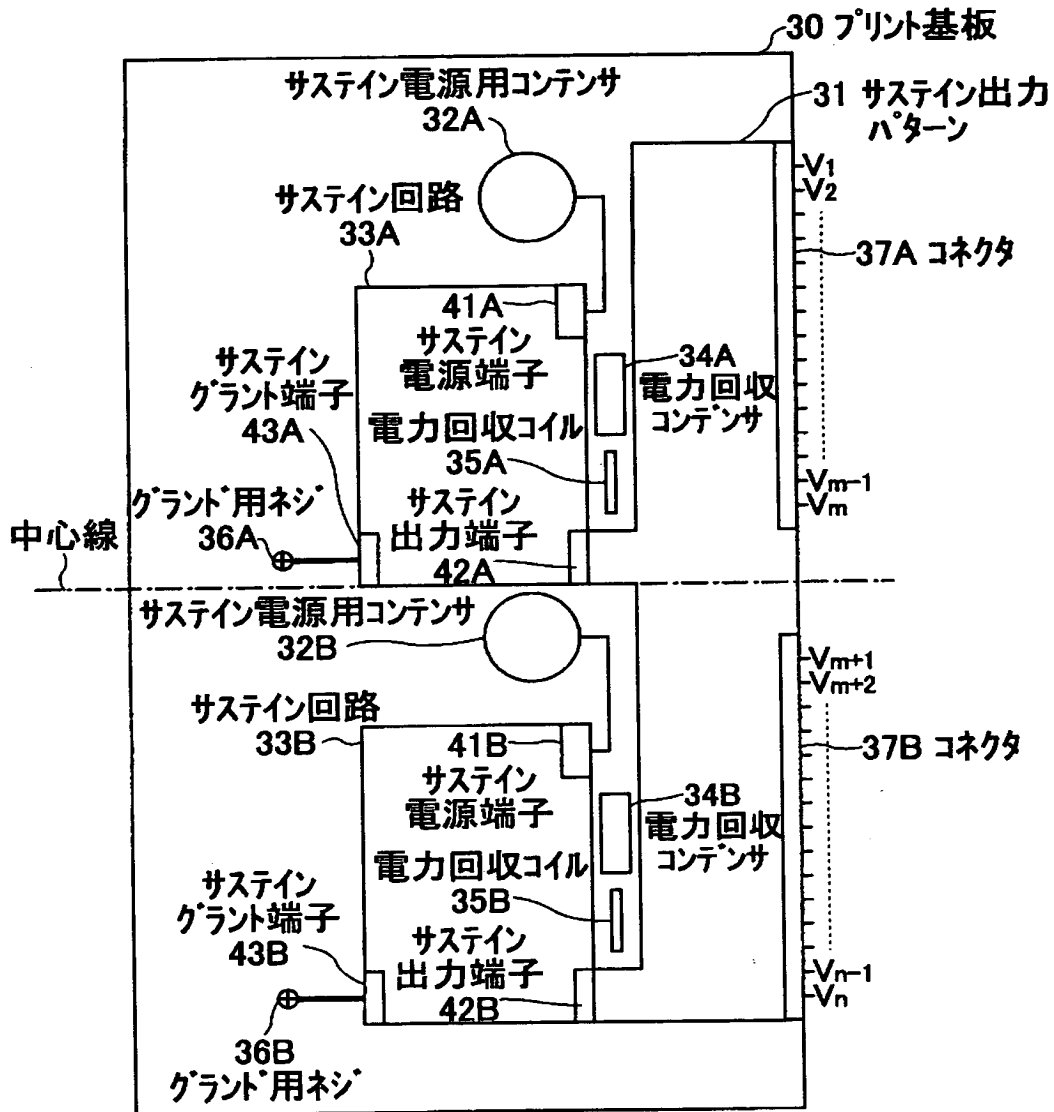
【図 3】

プラズマディスプレイ装置の構成を示す図



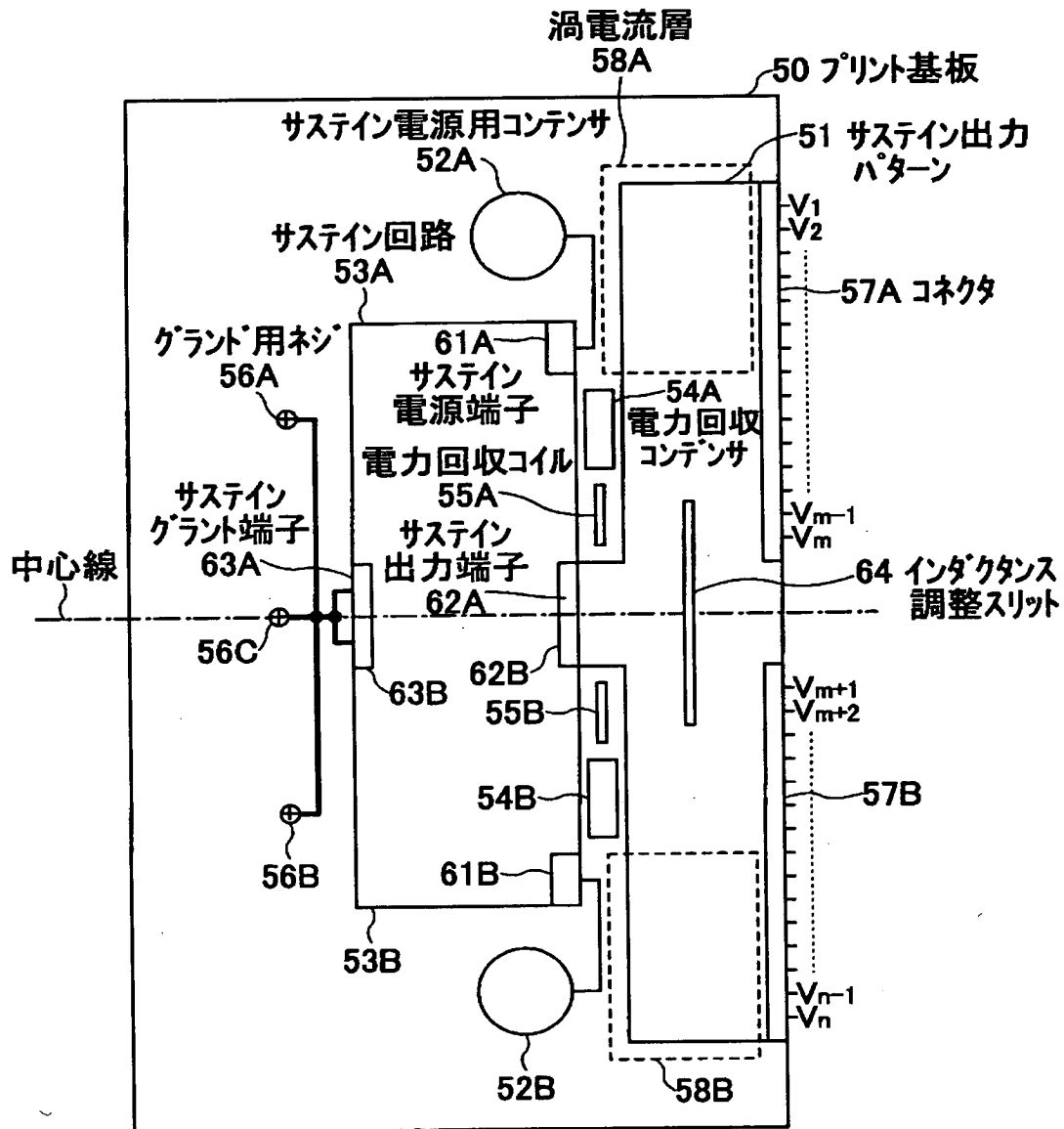
【図 4】

従来のX電極駆動回路(又はY電極駆動回路)を
プリント基板に実装した場合の構成を示す図



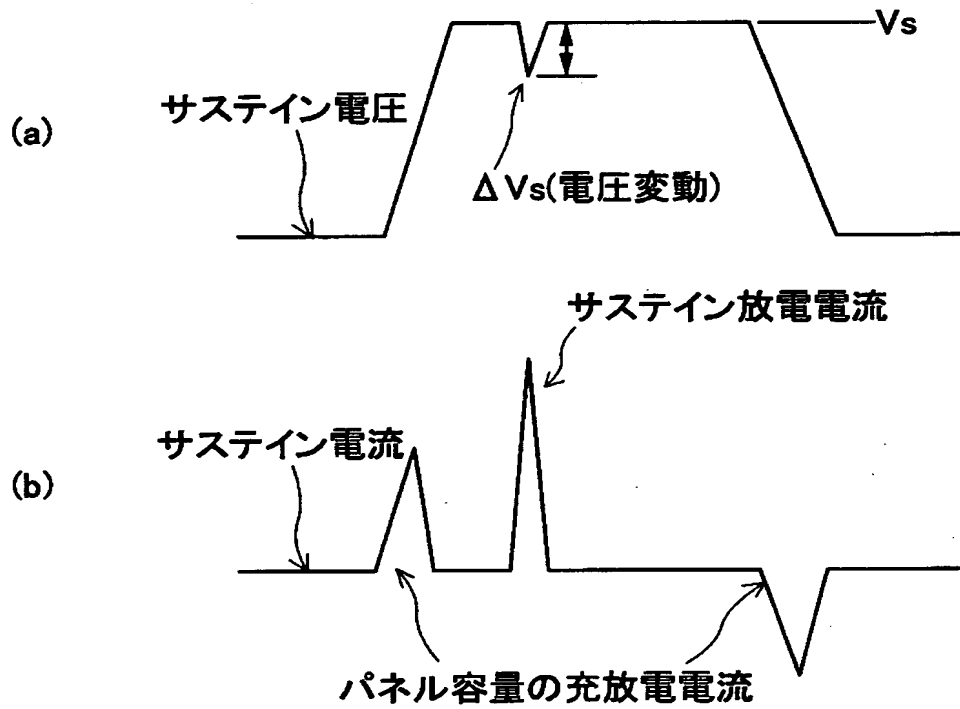
【図 5】

本発明のX電極駆動回路(又はY電極駆動回路)の構成の一例を示す図



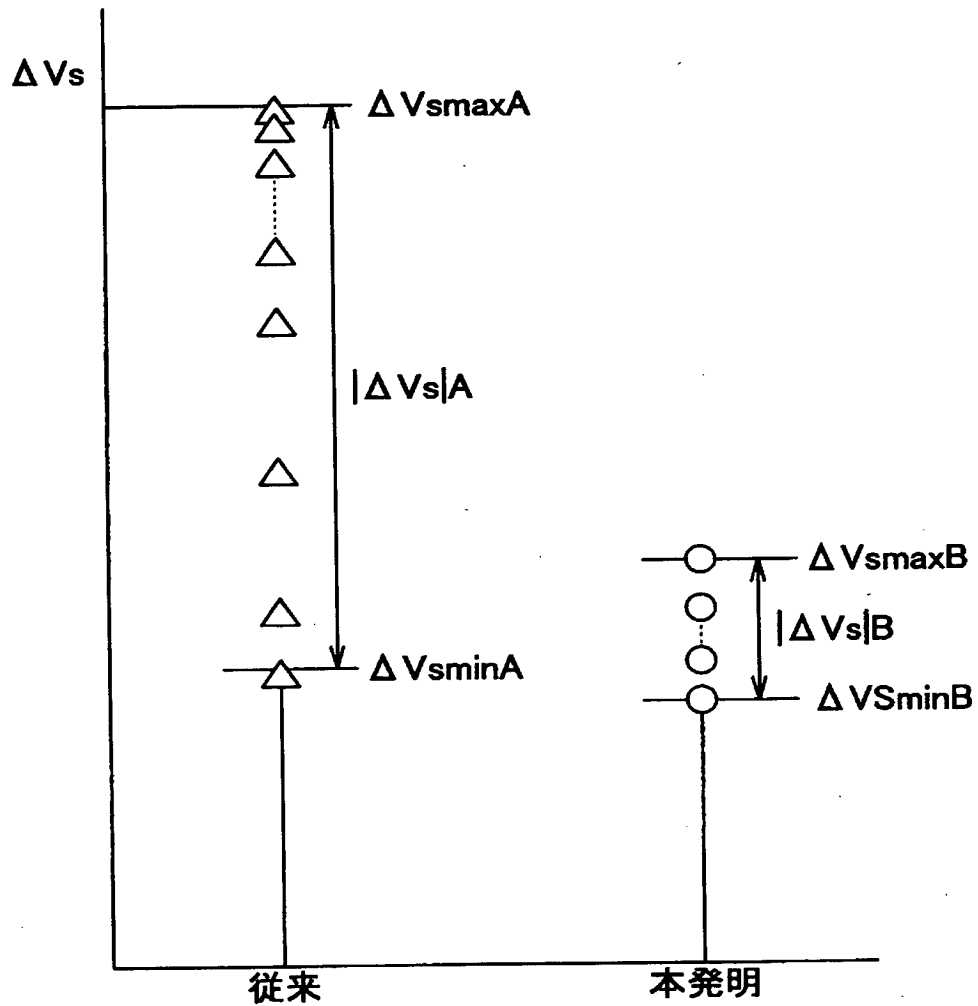
【図 6】

サステイン出力部の動作における電圧・電流波形を示す図



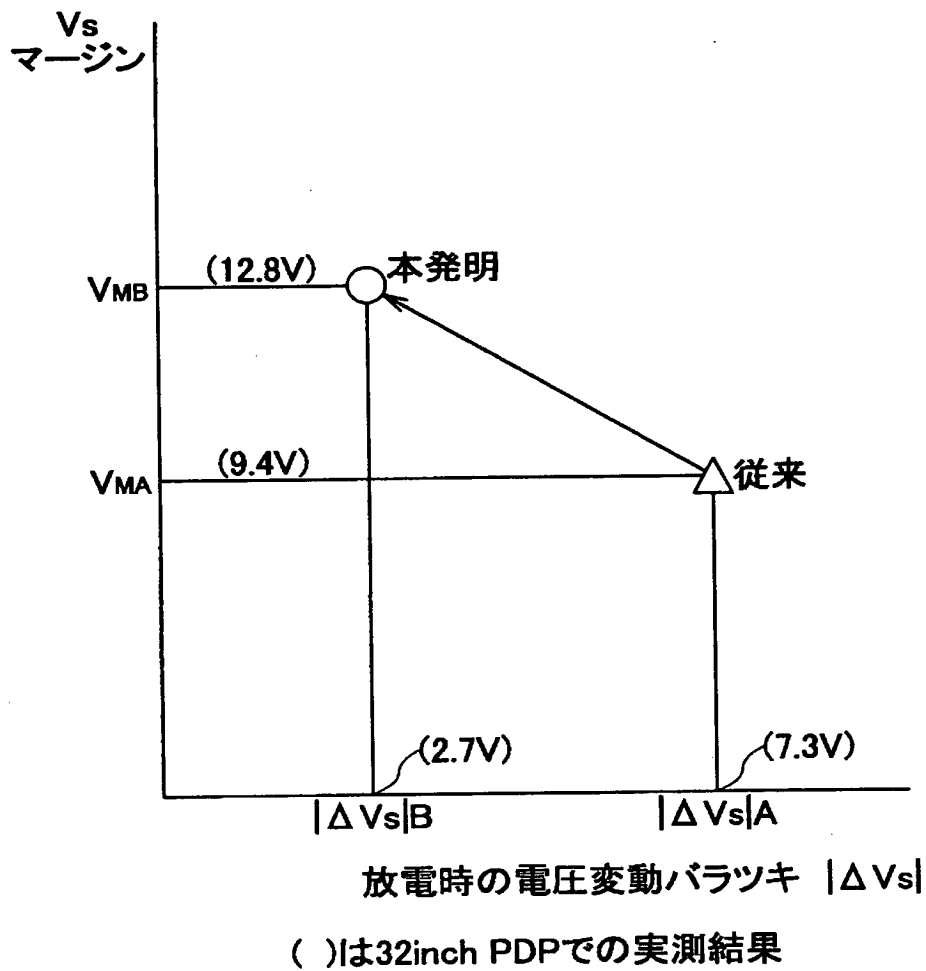
【図 7】

本発明の構成を用いた32型プラズマディスプレイパネルの
サステイン電圧の動作マージンを示す図



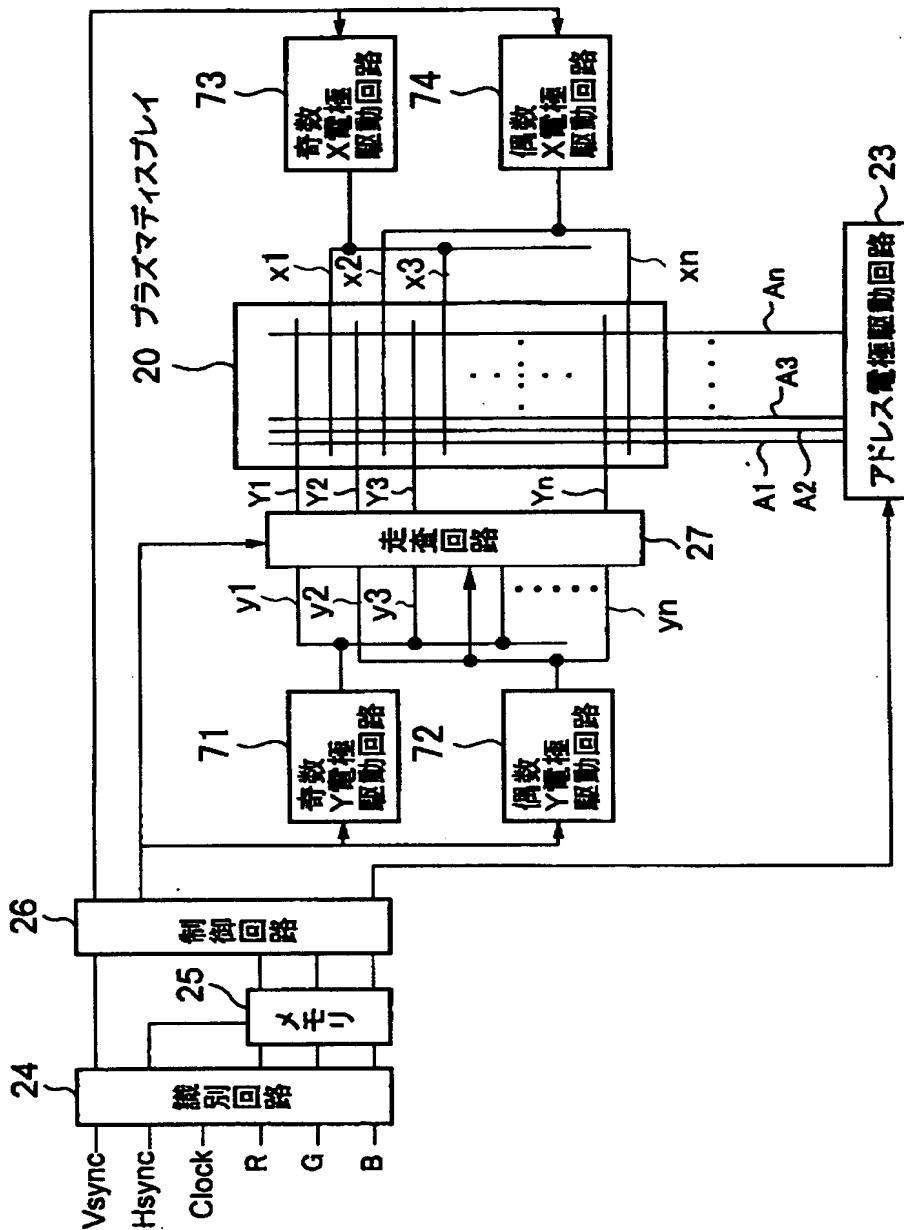
【図 8】

ALIS方式のプラズマディスプレイパネルを駆動する
プラズマディスプレイ装置の構成例を示す図



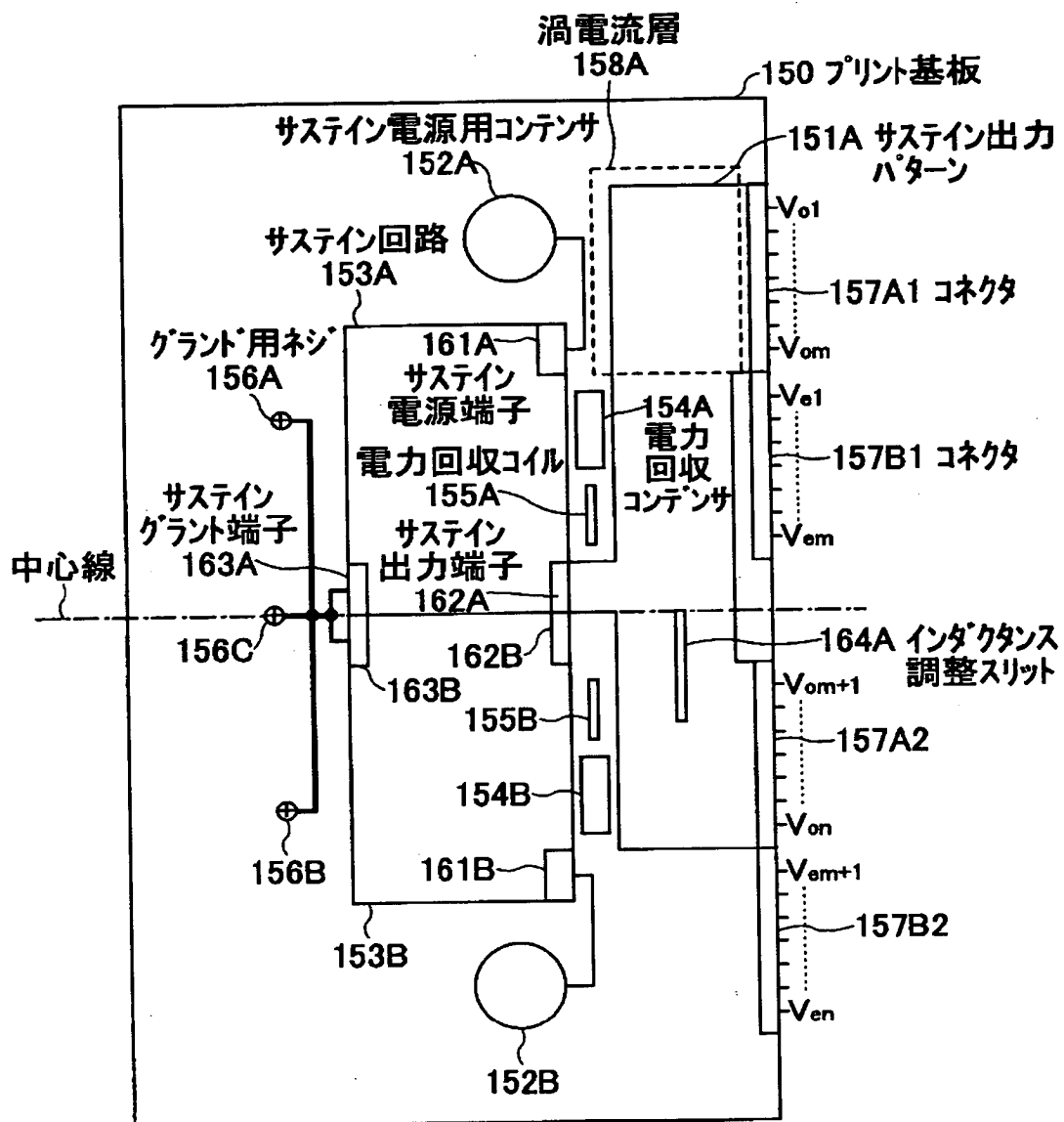
【図9】

本発明のX電極駆動回路(又はY電極駆動回路)の構成の一例を示す図



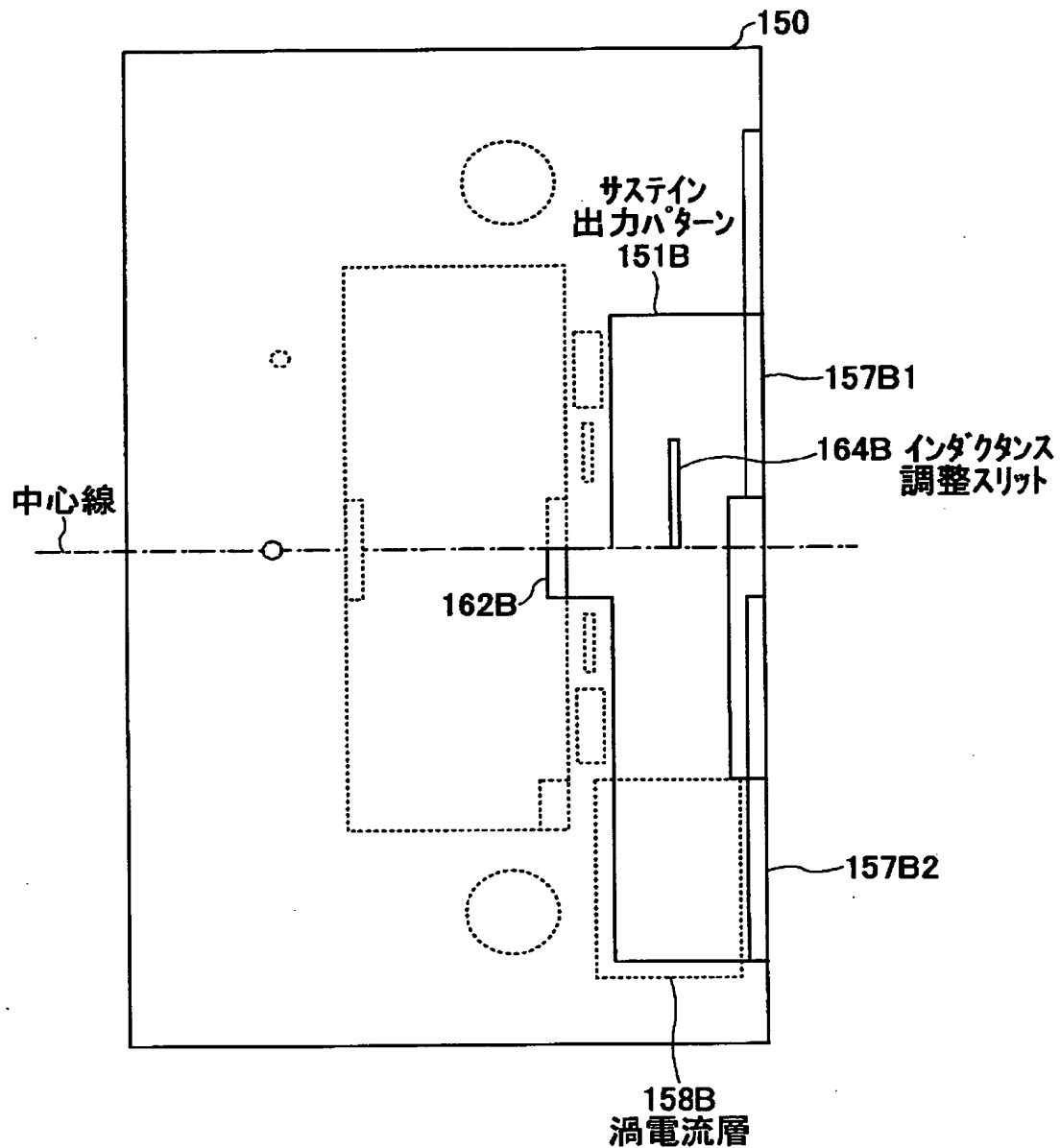
【図 10】

**X電極駆動回路(又はY電極駆動回路)が搭載される
プリント基板を部品が搭載される側の面から見た図**



【図 1 1】

図10のX電極駆動回路(又はY電極駆動回路)が搭載される
プリント基板を部品が搭載される側の面から見た透視図



【書類名】 要約書

【要約】

【課題】 本発明は、プリント基板上での電流経路長の違いに応じて生じる電圧降下のばらつきを改善したプラズマディスプレイ装置を提供することを目的とする。

【解決手段】 プラズマディスプレイ装置は、放電を行うための複数の電極と、複数の電極を駆動するための駆動回路とを備えたプラズマディスプレイ装置であって、駆動回路は、基板上に設けられた第 1 及び第 2 の出力回路と、基板に設けられた複数の電極に接続されるコネクタと、基板上に設けられ、第 1 及び第 2 の出力回路とコネクタとを電氣的に接続する導体板とを有し、導体板は、第 1 の出力回路に接続された第 1 の領域と、第 2 の出力回路に接続された第 2 の領域とを含み、第 1 及び第 2 の領域は、実質的に線対称であることを特徴とする。

【選択図】 図 5

出 願 人 履 歴 情 報

識別番号 [599132708]

1. 変更年月日 1999年 9月17日

[変更理由] 新規登録

住 所 神奈川県川崎市高津区坂戸3丁目2番1号

氏 名 富士通日立プラズマディスプレイ株式会社